

通用 LCD 驱动与控制电路 BL55077 (A)

BL55077 (A) 是一款通用型液晶控制和驱动单芯片, 具有 4 背极和 40 段极共 160 位元的输出能力, 适用于常用低占空比的字符/图形式液晶屏幕, BL55077 (A) 具有兼容多数微机系统的双向二线式串行总线通讯接口, 可以级联使用, 具备自动地址增量功能。

特点

- 单片 LCD 控制器/驱动器
- 背极驱动方式: 静态或 2、3、4 复合
- 偏置电压: 静态、1/2、1/3
- 宽工作电压范围: 2.5~5.5V
- 串行数据接口
- 4 背极, 40 段极输出
- 40x4 共 160 位显存
- 低功耗设计, 节电模式下 5V 动态工作电流为 14uA, 3.3V 动态工作电流为 9uA; 通过指令设置 SLEEP 模式时, 电流约为 1.5uA
- 可级联至最多 16 个器件
- 多种闪烁方式
- VLCD 引脚调整 LCD 工作电压
- 双向-二线串行总线通信
- 兼容 TTL/COMS 电平
- 先进的低压 CMOS 工艺
- 高抗 EMC 性能
- LQFP-64 封装形式

应用领域

- 电表、水表、汽表
- 玩具
- 手持仪表
- 闹钟

管脚说明

编号	名称	定义
10	SDA	二线串行总线数据信号
11	SCL	二线串行总线时钟信号
12	SYNC	级联同步信号 (OSC=0:输出; OSC=1:输入)
13	CLK	外部时钟信号 (OSC=0:输出; OSC=1:输入)
14	Vdd	电源正级
15	OSC	时钟选择信号 (0:内部时钟; 1:外部时钟)
16-18	A0、A1、A2	总线子地址信号
19	SA0	总线从地址 bit0 信号
20	Vss	电源负极
21	Vlcd	液晶工作低电位电压
25-28	Com0、Com2、Com1、Com3	液晶板 COM 输出
29-32、34-37、49-64、2-7	S0——S39	液晶板 SEG 输出
1、8、9、22、23、24、33、48	NC	未使用

表 1

管脚排列

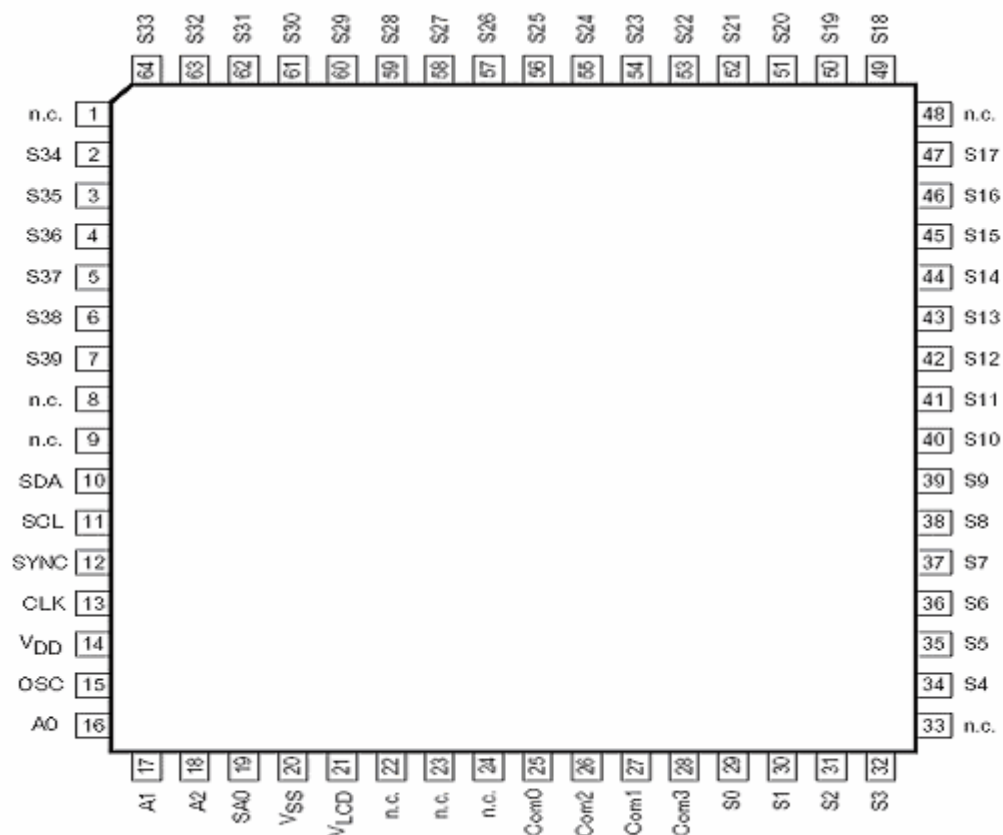


图 1

功能框图

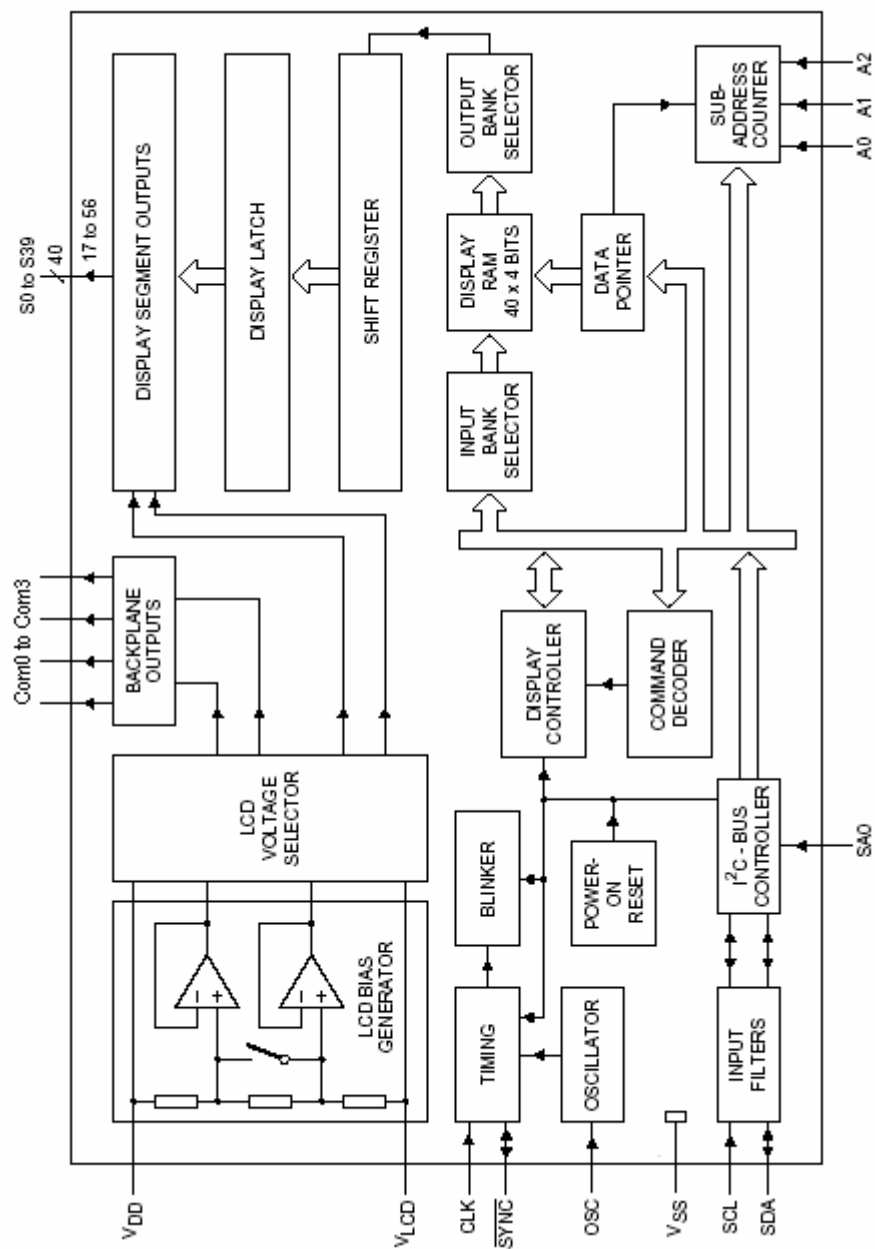


图 2

功能描述

1. 功能电路 BL550077A内部集成了LCD驱动器所必需的所有功能电路。这些电路包括:LCD偏置电压发生器、LCD电压选择器、内部时钟 (OSC与VSS脚间连接电阻来实现, 正常运行方式下=180Hz, 节电运行方式下=30KHz, 接VDD则使用外部时钟)、显示RAM、显示锁存器、移位寄存器、段/背极输出电路、输入/输出存储体选择器、闪烁电路、数据指针和子地址计数器。

2. 显示驱动原理:

BL55077 (A) 有32个段输出S0--S39和4个背极输出Com0--Com3, 它们和LCD直接相连, 当少于40个段输出和少于4个背极输出应用时, 不用的段或背极可空出。BL55077 (A) 共有静态1:2、1:3、1:4四种背极输出方式, 允许使用1/2或1/3两种偏置电压。

显示内容和 RAM 地址之间的关系可见下表:

显示 RAM 地址和 SEGMENT (S0~S39) 输出													
COM (Com0~ Com3) 输出		0	1	2	3	。	。	。	。	36	37	38	39
	0												
	1												
	2												
	3												

表 2

当要显示的数据传送给 BL55077 (A) 后, BL55077 (A) 将接收到的字节数据按照所选择的 LCD 驱动方式填充在显示 RAM 中。图 2 示出了在不同的驱动方式下 7 段显示器的显示填充顺序。

方式	LCD 段	LCD 背极	显示 RAM 填充顺序	发送的显示字节																																																															
静态			<table><tr><th>BP</th><th>n</th><th>n+1</th><th>n+2</th><th>n+3</th><th>n+4</th><th>n+5</th><th>n+6</th><th>n+7</th></tr><tr><td>0</td><td>c</td><td>b</td><td>a</td><td>f</td><td>g</td><td>e</td><td>d</td><td>DP</td></tr><tr><td>1</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td></tr><tr><td>2</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td></tr><tr><td>3</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td><td>*</td></tr></table>	BP	n	n+1	n+2	n+3	n+4	n+5	n+6	n+7	0	c	b	a	f	g	e	d	DP	1	*	*	*	*	*	*	*	*	2	*	*	*	*	*	*	*	*	3	*	*	*	*	*	*	*	*	<table><tr><td>MSB</td><td colspan="7"></td><td>LSB</td></tr><tr><td colspan="9">c b a f g e d DP</td></tr></table>	MSB								LSB	c b a f g e d DP								
BP	n	n+1	n+2	n+3	n+4	n+5	n+6	n+7																																																											
0	c	b	a	f	g	e	d	DP																																																											
1	*	*	*	*	*	*	*	*																																																											
2	*	*	*	*	*	*	*	*																																																											
3	*	*	*	*	*	*	*	*																																																											
MSB								LSB																																																											
c b a f g e d DP																																																																			
1:2 多极			<table><tr><th>BP</th><th>n</th><th>n+1</th><th>n+2</th><th>n+3</th></tr><tr><td>0</td><td>a</td><td>f</td><td>e</td><td>d</td></tr><tr><td>1</td><td>b</td><td>g</td><td>c</td><td>DP</td></tr><tr><td>2</td><td>*</td><td>*</td><td>*</td><td>*</td></tr><tr><td>3</td><td>*</td><td>*</td><td>*</td><td>*</td></tr></table>	BP	n	n+1	n+2	n+3	0	a	f	e	d	1	b	g	c	DP	2	*	*	*	*	3	*	*	*	*	<table><tr><td>MSB</td><td colspan="4"></td><td>LSB</td></tr><tr><td colspan="5">a b f g e c d DP</td></tr></table>	MSB					LSB	a b f g e c d DP																															
BP	n	n+1	n+2	n+3																																																															
0	a	f	e	d																																																															
1	b	g	c	DP																																																															
2	*	*	*	*																																																															
3	*	*	*	*																																																															
MSB					LSB																																																														
a b f g e c d DP																																																																			
1:3 多极			<table><tr><th>BP</th><th>n</th><th>n+1</th><th>n+2</th></tr><tr><td>0</td><td>b</td><td>a</td><td>f</td></tr><tr><td>1</td><td>DP</td><td>d</td><td>e</td></tr><tr><td>2</td><td>c</td><td>g</td><td>*</td></tr><tr><td>3</td><td>*</td><td>*</td><td>*</td></tr></table>	BP	n	n+1	n+2	0	b	a	f	1	DP	d	e	2	c	g	*	3	*	*	*	<table><tr><td>MSB</td><td colspan="3"></td><td>LSB</td></tr><tr><td colspan="4">b DP c a d g f e</td></tr></table>	MSB				LSB	b DP c a d g f e																																					
BP	n	n+1	n+2																																																																
0	b	a	f																																																																
1	DP	d	e																																																																
2	c	g	*																																																																
3	*	*	*																																																																
MSB				LSB																																																															
b DP c a d g f e																																																																			
1:4 多极			<table><tr><th>BP</th><th>n</th><th>n+1</th></tr><tr><td>0</td><td>a</td><td>f</td></tr><tr><td>1</td><td>c</td><td>e</td></tr><tr><td>2</td><td>b</td><td>g</td></tr><tr><td>3</td><td>DP</td><td>d</td></tr></table>	BP	n	n+1	0	a	f	1	c	e	2	b	g	3	DP	d	<table><tr><td>MSB</td><td colspan="2"></td><td>LSB</td></tr><tr><td colspan="3">a c b DP f e g d</td></tr></table>	MSB			LSB	a c b DP f e g d																																											
BP	n	n+1																																																																	
0	a	f																																																																	
1	c	e																																																																	
2	b	g																																																																	
3	DP	d																																																																	
MSB			LSB																																																																
a c b DP f e g d																																																																			

图 3

二线-串行通信总线协议

两个受控于BL55077 (A)的二线-串行通信总线受控器地址 (0111000和0111001)。受控器最重要的最低位由输入SA0的连线决定,因此,在相同二线-串行通信总线上能区别如下的两类BL55077 (A):

- (1) 在大型LCD应用中相同的二线-串行通信总线上达到16片BL55077 (A);
- (2) 两种不同类的LCD复合在相同的二线-串行通信总线上使用。

二线-串行通信总线如图4。发送第一个起始条件后,紧接着发送两个BL55077 (A)从地址中

的一个。所有SA0电平相同的BL55077 (A)同时响应从地址,但所有与SA0电平不同的BL55077 (A)则与二线-串行通信总线的通讯无关。在寻址之后为一个或多个 ($m \geq 1$ 个字节) 指令字节 (COMMAND),用来定义所寻址的BL55077 (A)状态,指令字节中的最高位“C”用以表明是否是最后一个指令字节,当C=“1”时表示后面的字节仍是指令字节;当C=“0”时则表明该字节为最后一个指令字节。最后一个指令字节之后为一系列显示数据字节 (DIS DATA),这些显示数据存放在显示RAM中,由数据指针和子地址计数器指示的地址上。数据指针和子地址计数器可自动变更,数据直接装载到指定的BL55077 (A)上,在每个字节之后的应答位由A2、A1、A0寻址的BL55077 (A)提供,在主控器发送完最后一个字节后产生一个终止条件P。

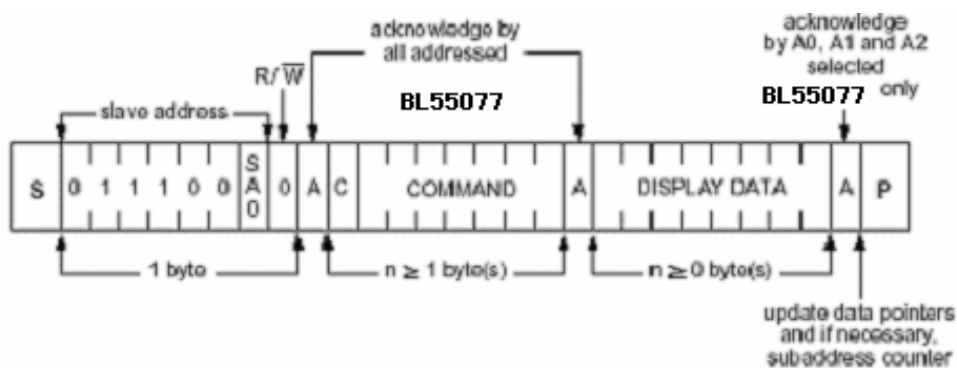
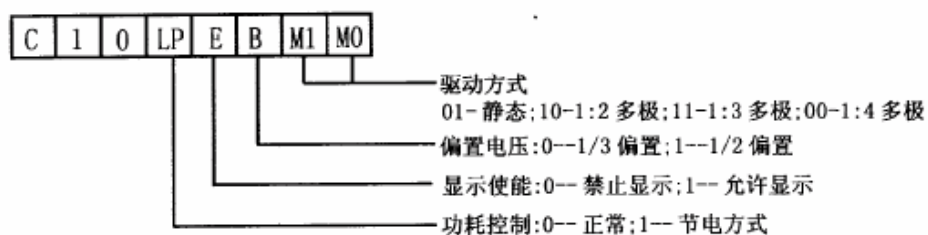


图 4

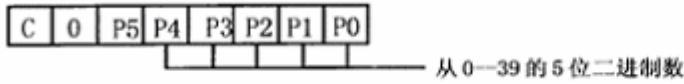
3 BL55077 (A) 的控制命令

BL55077 (A) 共有 5 个控制命令字。命令和数据都是以字节的形式发送到 BL55077 (A), 它们的区别在于传送字节的最高位 C, 当 C=1 时表示其后传送的字节仍是命令; C=0 表示其后传送的字节是最后一个命令, 接下来传送的是一系列数据。下面列出了常用的几个命令的细节:

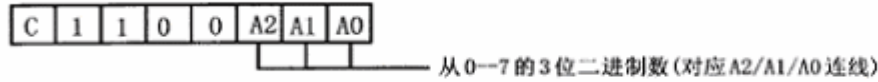
A. 方式设定



B. 数据指针 (要显示的起始地址, 对应段输出 S0--S39 的某一段)



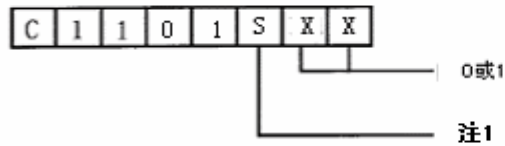
C. 器件选择



D. 闪烁控制



E. 睡眠控制



F. BANK 选择 The BANK SELECT command has no effect in 1:3 and 1:4 multiplex drive modes.



图 5

注 1: 默认 S=0, S=1 进入睡眠状态。睡眠控制如下: S=1, 则在二线-串行通信总线的"stop"接收后, 进入睡眠状态, 内部振荡停止。唤醒睡眠则是在与本器件符合的从地址接收后, 即重启内部振荡, 睡眠被唤醒。如从地址不符合, 睡眠不能被唤醒。另外, 在睡眠状态下, 可以输入任何非睡眠命令和/或数据串, 在二线-串行通信总线的"stop"接收后, 器件重新进入睡眠状态。

注 2: 在 power-saving 模式下, 二线-串行通信总线的传输速率 (即: SCL 的频率) 必须小于 25kHz。

注 3: 工作在 1/3 偏置时, 须有 $V_{dd} - V_{lcd} \geq 2.9V$ 。

极限参数

参 数	符 号	参数范围	单 位
电源电压	V _{dd}	-0.5~+6.0	V
液晶工作电压	V _{lcd}	0~ V _{dd}	V
输入电压 SDA、SCL	V _i	V _{ss} -0.5~V _{dd} +0.5	V
输出电压 SEG、COM	V _o	V _{lcd} -0.5~V _{dd} +0.5	V
V _{dd} , V _{ss} , V _{lcd} 电流	I _{dd} , I _{ss} , I _{lcd}	-50~+50	mA
最大功耗	P _{tot}	400	mW
工作温度	T _{opr}	-40~ +75	°C
贮存温度	T _{stg}	-65~ +150	°C

表 6

直流电参数 (除非特别指明, $T_a=25^{\circ}\text{C}$)

符号	参 数	测试条件	最小值	典型值	最大值	单位
Vdd	工作电压		2.5	—	5.5	V
Vlcd	液晶工作电压		0	—	Vdd-2	V
Idd1	工作电流	Vdd=5V, VLCD=0V, Normal mode, 内部振荡	—	25	50	uA
Idd2	工作电流	Vdd=5V, VLCD=0V, Power-save mode, 内部振荡	—	14	30	uA
Idd3	工作电流	Vdd=3.3V, VLCD=0V, Normal mode, 内部振荡	—	16	30	uA
Idd4	工作电流	Vdd=3.3V, VLCD=0V, Power-save mode, 内部振荡	—	9	15	uA
I _{SL}	睡眠电流	Vdd=5V, VLCD=0V	—	1.5	—	uA
ViL	输入低电平电压	SDA, SCL	V _{SS}	—	0.3Vdd	V
ViH	输入高电平电压	SDA, SCL	0.7Vdd	—	Vdd	V
Rph	上拉电阻	SYNC	30	50	100	k Ω
V _{CM}	直流分量	C _{CM} =32 nF, COM0~ COM3	-40	—	+40	mV
V _S		C _S = 4.7 nF, SEG0~ SGE39	-40	—	+40	mV

表7

NOTE: 直流分量的供电电压为 VDD=3.3 V, VLCD=0V交流电参数 (除非特别指明, $T_a=25^{\circ}\text{C}$)

符号	参 数	测试条件	最小值	典型值	最大值	单位
Fclk	振荡频率	Vdd=5V, normal mode	125	180	300	KHz
Fclk _{lp}	省电模式振荡频率	Vdd=3.3V, power-save mode	21	31	48	KHz
Tclk _h	CLK脉冲高		1	—	—	us
Tclk _l	CLK脉冲低		1	—	—	us
tBUF	总线空闲时间		4.7	—	—	us
tHD;STA	START保持时间		4	—	—	us
tLOW	SCL 脉冲低		4.7	—	—	us
tHIGH	SCL脉冲高		4	—	—	us
tSU;STA	START建立时间		4.7	—	—	us
tHD;DAT	数据保持时间		0	—	—	us
tSU;DAT	数据建立时间		250	—	—	ns
Tr	上升时间		—	—	1	us
Tf	下降时间		—	—	300	us
tSU;STO	STOP建立时间		4.7	—	—	us

表8

时序图

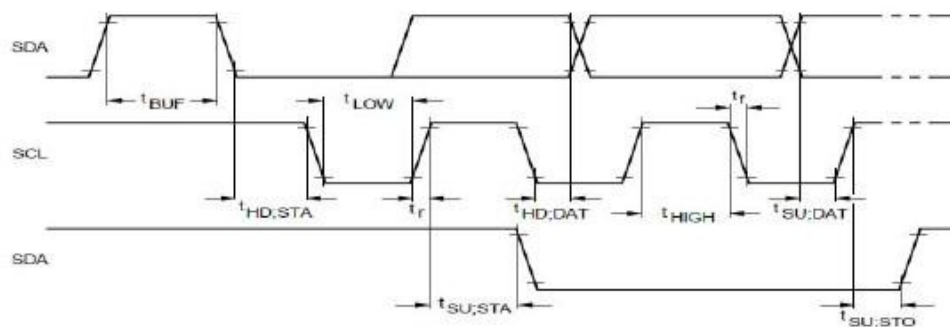


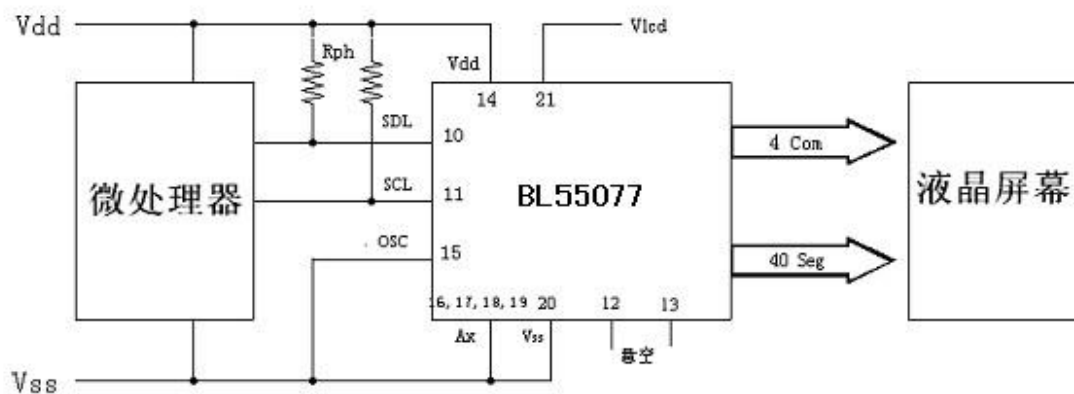
图6

典型应用

注意:

1. Vlcd 必须接一恒定电压, 可由电阻分压获得, 或直接接地。
2. I²C 通讯空闲状态下, SDA、SCL 管脚需拉高, 否则可能无法进入节电功耗模式。
3. 常规模式下帧频为 Fclk/2880, 节电模式下帧频为 Fclk_{lp}/480。

1/ 单片应用



2/ 级联应用

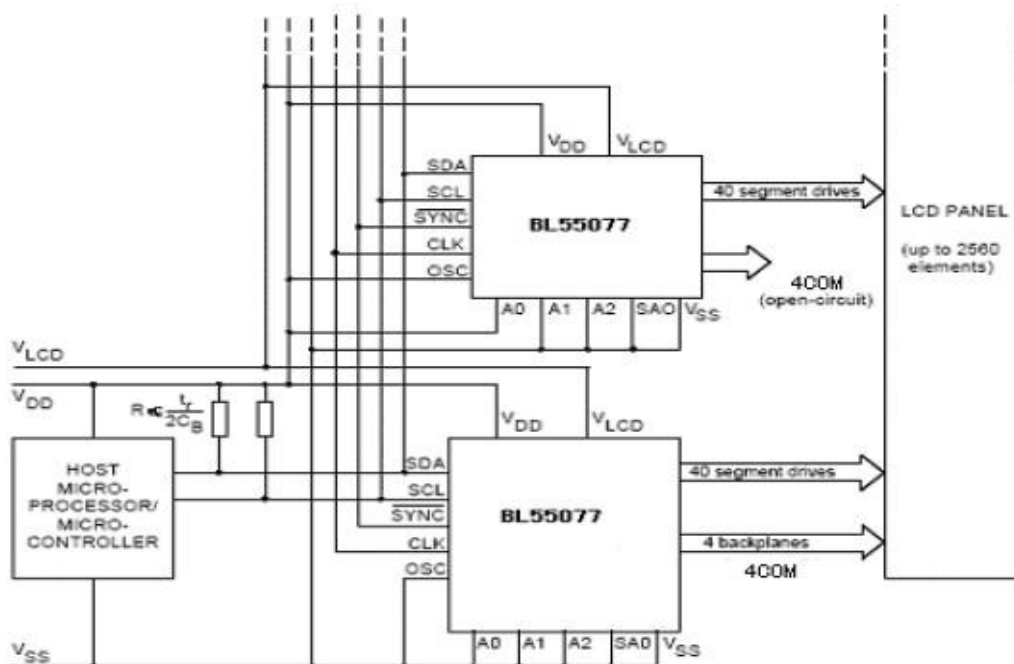


图 7

封装描述

LQFP64

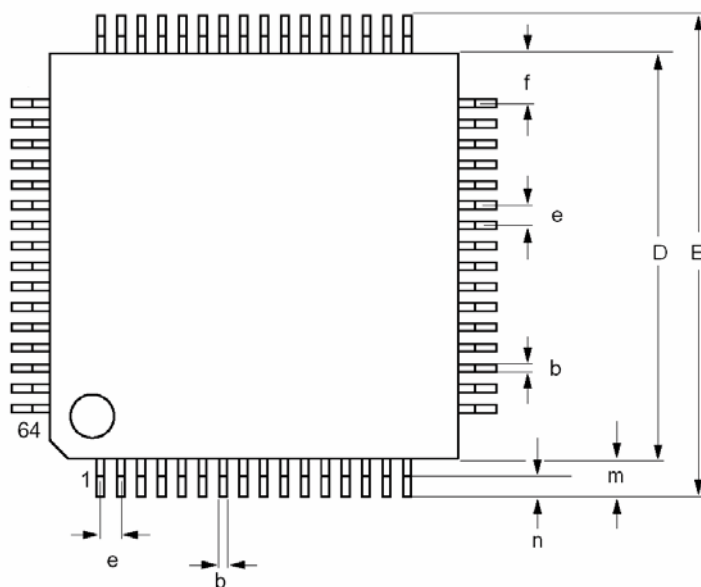


图 9

单位	D	E	e	b	f	m	n
mm (公差)	10.0 (0.1)	12.0 (0.15)	0.5	0.22 (0.05)	1.25 (0.2)	1.0	0.6 (0.15)